Disclaimer

- 본 문서는 공부 차원에서 정보 보안 연구 목적으로 작성된 것 입니다.
- 따라서, 허가 받지 않은 프로그램, 웹 사이트, 서버 상에서 실습/테스트를 절대 금지합니다.
- 본 문서에 기술된 내용을 무분별하게 이용하여 상업적/악의적인 행위로 정당하지 않은 접근 권한, 정보통신망을 침해하는 행위를 할 경우 관련 법률에 따라 처벌받을 수 있습니다.
- 이에 발생할 수 있는 모든 법적 책임은 해당 문서 작성자가 아닌, 열람한 사용자 자신에게 있습니다.
- 위 사항들은 해당 문서를 열람하였을 때 동의하였음을 의미합니다.

Hardware Architecture

- Personal Site: <https://aapsemiordoenus.github.io> - Author: aapsemiordoenus

Contents

0x01. 부제목

Hardware Architecture

0x01. Multi Plexer

0x01. Multi Plexer

❖ Multi Plexer

```
int num = 1;  
int num = 1;
```

➤ 선택 bit를 통해 여러 출력 중 하나 선택 Ex) TCP 다중화

Hardware Architecture

0x02. Processor Design

0x02. Processor Design

- ❖ CISC (=Complex Instruction Set Computer, 복잡한 명령어 집합 시스템)
 - Micro Code로 명령어 해독 및 실행
 - 회로도 복잡
 - 명령어 수가 많아 속도 느림
- ❖ RISC (=Reduced Instruction Set Computer, 축소 명령어 집합 시스템)
 - H/W 기반으로 명령어 해독 및 실행
 - 회로도 간단
 - 명령어 수가 적어 속도 빠름
 - 중첩 실행 기능 존재
 - 사용처
 - 고속 공학용 Graphic Workstation 등

0x02. Processor Design

❖ Dual Core

- 두 개의 완전한 물리적 컴퓨터 Processor Chip이 포함된 IC (=집적 회로) Package
- 각 Processor 별로 자신만의 자원과 독립적인 Front Side Bus 존재

❖ Multi Core

- 두 개보다 많은 Processor를 포함한 IC (=집적 회로) Package
- Dual Core + HT로 구성되며 4개 이상의 논리적 Processor가 있는 것처럼 동작

❖ HT (=Hyper Threading)

- 단일 Processor에서 논리 Processor로 나누어 처리하는 기법
- 독립된 2개 이상의 Task로 되어있어 병렬 수행 가능
- Dual Core보다 적은 비용으로 동일한 효과
- 사용처
 - Cache, Register, 실행 장치 등에서 공유 Resource로 사용

References